



1

## 【特許請求の範囲】

【請求項1】 トラック中心から対角線上に置かれた少なくとも二つの光検出器から発生された光検出信号の差信号としてトラッキングエラー信号を発生するトラッキングエラー検出方法において、

(1) 前記光検出器の出力を各々二進化する二進化過程と、

(2) 前記二進化過程により得られた出力に各々同期されたクロック信号を発生する位相同期過程と、  
前記位相同期過程から出力される同期化されたクロック 10  
信号の位相差を検出する位相差検出過程と、  
前記位相差検出過程の出力をローパスフィルタリングして前記トラッキングエラー信号として提供するローパスフィルタリング過程とを含むことを特徴とするトラッキングエラー検出方法。

【請求項2】 トラック中心から対角線上に置かれた少なくとも二つの光検出器から発生された光検出信号の差信号としてトラッキングエラー信号を発生するトラッキングエラー検出装置において、

前記光検出器の出力を各々二進化する二進化器と、 20  
前記二進化器の出力に各々同期されたクロック信号を発生するPLLと、

前記PLLから出力される同期化されたクロック信号の位相差を検出する位相差検出器と、  
前記位相差検出器の出力をローパスフィルタリングして前記トラッキングエラー信号として提供するローパスフィルタとを含むことを特徴とするトラッキングエラー検出装置。

【請求項3】 前記光検出器の出力で高周波成分を増強させて前記二進化器に提供するイコライザをさらに備え 30  
ることを特徴とする請求項2に記載のトラッキングエラー検出装置。

【請求項4】 前記イコライザは前記光検出器の出力で記録変調方式によるスペクトルの低周波成分を除去することを特徴とする請求項3に記載のトラッキングエラー検出装置。

【請求項5】 前記PLLに提供されるクロック信号はチャンネルクロック信号であることを特徴とする請求項2に記載のトラッキングエラー検出装置。

【請求項6】 出力信号の位相が反転される場合に前記 40  
チャンネルクロック信号を $n$ 分周 ( $n=2, 3, 4, \dots$ ) して前記PLLに提供する分周器をさらに備えることを特徴とする請求項5に記載のトラッキングエラー検出装置。

【請求項7】 前記位相差検出器は前記PLLから出力される同期化されたクロック信号の中でいずれか一つの位相が先たつことを示す第1位相差信号と他の一つの位相が先たつことを示す第2位相差信号を発生し、  
前記ローパスフィルタは前記第1位相差信号をローパス 50  
フィルタリングする第1ローパスフィルタと前記第2位

2

相差信号をローパスフィルタリングする第2ローパスフィルタとを備え、

前記第1ローパスフィルタと第2ローパスフィルタとの出力の差信号に相応するトラッキングエラー信号を発生する差動増幅器をさらに備えることを特徴とする請求項2に記載のトラッキングエラー検出装置。

【請求項8】 三分割光検出器でトラック中心から外側に置かれた二個の光検出器から発生された光検出信号の差信号としてトラッキングエラー信号を発生するトラッキングエラー検出装置において、

前記二個の光検出器の出力を各々二進化する二進化器と、

前記二進化器の出力間の位相差を検出する位相差検出器と、

前記位相差検出器の出力をローパスフィルタリングして前記トラッキングエラー信号として提供するローパスフィルタとを含むことを特徴とするトラッキングエラー検出装置。

【請求項9】 前記二進化器と前記位相差検出器との間に各々接続され、前記二進化の出力に各々同期されたクロック信号を発生して前記位相差検出器に提供するPLLをさらに備え、

前記位相差検出器は前記PLLから出力される同期化されたクロック信号の位相差を検出することを特徴とする請求項8に記載のトラッキングエラー検出装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明はトラッキングエラー検出方法及び装置に係り、特に従来のDPD TE(Differential Phase Detection Tracking Error)検出方法にPLL(Phase Locked Loop)を導入してトラッキングエラー検出の精度を向上する改善された方法及びこれに適した装置に関する。

## 【0002】

【従来の技術】従来のDPD TE方式では光ディスク上にあるピット(pit)又はマーク(mark)のエッジ(edge)から位相差を発生する。光ディスクに記録されるピット、或いはマークのサイズは多様であり、DVD-ROM(Digital Volatile Disk-ROM)ディスクの場合、 $3T$  ( $T$ はディスクのチャンネルクロックの周期)から $14T$ まで存在する。短いサイズのピット、或いはマークが多ければ、位相差検出回数が増加して有利であるが、長いサイズのピット或いはマークが多ければ、位相差検出回数が減少してトラッキングエラー信号の信頼性が劣化する。

【0003】又、ディスク上に記録された信号の変調方式によるスペクトル成分がAC+、BD+出力と密接な関連を有し、スペクトルの低周波成分はトラッキングセンタを追従することに使用されるトラッキングエラー信号にノイズとして作用する。従来のDPD TE方式は

## 3

ビット、或いはマークで一回の位相差を検出するので、場合によりビット或いはマークの信号が欠陥(defect)により影響を受ければ、検出信号の利得(gain)及び特性が悪くなる。

【0004】又、DPD TE信号は光ディスクのトラック密度が高ければ高いほどサイズ及び利得が縮まる特徴を示す。従って、高密度トラック構造のディスクにおいて従来のDPD TE方式を以ては精密なトラッキング制御が難しくなる問題点がある。

【0005】

【発明が解決しようとする課題】本発明の目的は従来のDPD TE検出方法にPLLを導入してトラッキングエラー検出の精度を向上させる方法を提供することにある。本発明の他の目的は前記の方法に適した装置を提供することにある。

【0006】

【課題を解決するための手段】前記の目的を達成する本発明に係るトラッキングエラー検出方法はトラック中心から対角線上に置かれた少なくとも二個の光検出器から発生された光検出信号の差信号としてトラッキングエラー信号を発生するトラッキングエラー検出方法において、(1)前記光検出器の出力を各々二進化する二進化過程と、(2)前記二進化過程により得られた出力に各々同期されたクロック信号を発生する位相同期過程と、(3)前記位相同期過程から出力される同期化されたクロック信号の位相差を検出する位相差検出過程と、(4)前記位相差検出過程の出力をローパスフィルタリングして前記トラッキングエラー信号として提供するローパスフィルタリング過程とを含むことを特徴とする。

【0007】前記の他の目的を達成する本発明に係るトラッキングエラー検出装置の一実施形態はトラック中心から対角線上に置かれた少なくとも二個の光検出器から発生された光検出信号の差信号としてトラッキングエラー信号を発生するトラッキングエラー検出装置において、前記光検出器の出力を各々二進化する二進化器と、前記二進化器の出力に各々同期されたクロック信号を発生するPLLと、前記PLLから出力される同期化されたクロック信号の位相差を検出する位相差検出器と、前記位相差検出器の出力をローパスフィルタリングして前記トラッキングエラー信号として提供するローパスフィルタとを含むことを特徴とする。

【0008】ここで、出力信号の位相が反転される場合にチャンネルクロック信号を $n$ 分周( $n=2, 3, 4, \dots$ )してPLLに提供する分周器をさらに備えることが望ましい。前記の他の目的を達成する本発明に係るトラッキングエラー検出装置の他の実施形態は三分割光検出器でトラック中心から外側に置かれた二個の光検出器から発生された光検出信号の差信号としてトラッキングエラー信号を発生するトラッキングエラー検出装置において、前記二個の光検出器の出力を各々二進化する

## 4

二進化器と、前記二進化器の出力間の位相差を検出する位相差検出器と、前記位相差検出器の出力をローパスフィルタリングして前記トラッキングエラー信号として提供するローパスフィルタとを含むことを特徴とする。ここで、前記トラッキングエラー検出装置は前記二進化器と前記位相差検出器との間に各々接続されて前記二進化器の出力に各々同期されたクロック信号を発生して前記位相差検出器に提供するPLLをさらに備えることが望ましい。

10 【0009】

【発明の実施の形態】以下、添付した図面を参照して本発明の望ましい実施形態を詳細に説明する。図1は従来のDPD TE方式によるトラッキングエラー検出装置の構成を示すブロック図である。図1に示された装置は四分分割光検出器102と、マトリックス回路104と、ハイパスフィルタ106a、106bと、比較器108a、108bと、位相比較器110と、そしてローパスフィルタ112とを備える。

【0010】図1に示された装置は四分分割光検出器102から出力される信号間の位相差を検出してレーザスポット(laser spot)の位置を把握する方法であって、レーザスポットがトラック中心(track center)から外れれば、A+C信号とB+D信号との間に時間遅延(time delay)或いは位相差が発生するので、これら信号間の時間遅延を検出してトラッキングエラー信号を発生する。マトリックス回路104は四分分割光検出器102の出力A、B、C、Dから対角線方向の光検出信号AとC、BとDを足すためのものであって、出力のAC1はA+Cになり、BD1はB+Dになる。

【0011】ハイパスフィルタ106a、106bは各々マトリックス回路104から提供されるAC1とBD1との高周波成分を増強させるためのものであって、AC1とBD1を微分し、その結果AC2とBD2とを比較器108a、108bに提供する。比較器108a、108bはハイパスフィルタ106a、106bから提供されるAC2とBD2とを各々二進化するためのものであって、AC2とBD2とを所定のレベル(図1においてはグラウンドレベル)と比較し、その結果AC3とBD3とを位相比較器110に提供する。

【0012】位相比較器110は比較器108a、108bから提供されるAC3とBD3との位相差を検出するためのものであって、AC3とBD3との位相を比較し、その結果AC+とBD+とをローパスフィルタ112に提供する。ここで、AC+はAC3とBD3との位相差信号であって、AC3がBD3より位相が先たつ時発生する信号であり、BD+はAC3とBD3との位相差信号でBD3がAC3より位相が先たつ時発生する信号である。

【0013】ローパスフィルタ112は位相比較器110から提供するAC+とBD+とを低域通過フィルタリ

## 5

ングするためのものであって、AC+とBD+とを低域通過フィルタリングし、その結果をトラッキングエラー信号として提供する。図2は図1に示された装置の動作を示す波形図である。図2において最上側に示されたことはAC3信号の波形を示したことであり、下側へ順序の通りBD3、AC+、そしてBD+信号の波形を示したことであって、AC3の位相がBD3より先たつ場合の例を示したことである。

【0014】図2に示されたようにレーザースポットがトラック中心から一定量外れる場合AC3とBD3とに位相差が存在され、この位相差はAC+とBD+とに反映されることが分かる。AC3の位相がBD3より先たつ場合、トラッキングエラー信号は所定の中心値より高い信号になり、反対の場合には所定の中心値より低い信号になる。トラッキングエラー信号が中心値から外れた程度はレーザースポットがトラックセンタで外れた程度に相応する。

【0015】図1に示された装置において、位相比較器110はAC3とBD3との立上り、或いは立下りエッジの位相差を検出する。AC3とBD3との立上り或いは立下りエッジは光ディスク上に記録されたビット或いはマークのエッジに該当する。従って、図1に示された装置は光ディスク上に記録されたビット或いはマークのエッジ毎に一つずつ位相差を検出する。従って、ビット或いはマークの数が多くなるほどトラッキングエラー信号の信頼度が高まる反面、ビット或いはマーク数が少なくなるほどトラッキングエラー信号の信頼度が低まる。

【0016】これによりビット或いはマークが光ディスクの欠陥により影響を受ければ、トラッキングエラー信号の利得及び特性が悪くなる。又、記録変調方式によるスペクトル成分がAC+/BD+と密接な関連を有し、特にスペクトルの低周波成分はトラッキングエラー信号にノイズとして作用する。又、DPD TE方式によるトラッキングエラー信号はトラック密度が高くなるほどサイズ及びゲインが縮まるので、高密度トラック構造の光ディスクでは精密なトラッキング制御が難しくなる。

【0017】これを改善するために本発明に係るトラッキングエラー検出方法では、二進化された信号AC+とBD+とに各々同期されたクロック信号を発生し、これらクロック信号の位相差を検出する。この場合、同期化されたクロック信号の各クロックはAC+とBD+との位相差成分を有するので、ディスク上に記録されたビット、或いはマークのサイズを問わずトラッキングエラー信号が発生できる。

【0018】これを詳細に説明すれば次の通りである。

(1) トラック中心から対角線上に置かれた光検出器の出力を各々二進化する。

(2) 二進化過程により得られた出力に各々同期されたクロック信号を発生する。これは回路により遂行される。レーザースポットがトラック中心から外れれば二進

## 6

化過程により得られた出力AC+とBD+とはレーザースポットがトラック中心から外れた程度に相応する位相差を有するので、これら出力により位相同期されたクロックも同じ位相差を有する。

【0019】(3) 位相同期過程で出力される同期化されたクロック信号の位相差を検出する。同期化されたクロック信号の各クロックはAC+とBD+との位相差成分を有するためクロック信号の各クロック毎に位相差成分を検出する。

(4) 位相差検出過程の出力をローパスフィルタリングしてトラッキングエラー信号を得る。ローパスフィルタリングされた結果は従来にビット或いはマークのエッジで位相差を検出したことに比べてクロック信号の各クロック毎に検出された結果の和になるので、利得及び特性が優れたトラッキングエラー信号になる。

【0020】図3は本発明に係るトラッキングエラー検出装置の一実施形態を示したブロック図である。図3に示された装置は四分割光検出器302と、マトリックス回路304と、イコライザ306a、306bと、二進化器308a、308bと、PLL310a、310bと、位相比較器312と、第1、2ローパスフィルタ314a、314bと、差動増幅器316と、そして分周器318とを備える。

【0021】マトリックス回路304は四分割光検出器302の出力A、B、C、Dから対角線方向の光検出信号AとC、BとDを足すためのものであって、出力のAC1はA+Cになり、BD1はB+Dになる。即ち、マトリックス回路304はトラック中心から対角線上に置かれた光検出器から発生された信号の和信号を発生する。

【0022】イコライザ306a、306bはマトリックス回路304から提供されるAC1とBD1との高周波成分を強化してノイズ成分を除去するためのものであって、AC1とBD1とを微分処理及びノイズ除去処理し、その結果AC2とBD2とを二進化器308a、308bに提供する。

【0023】四分割光検出器302の出力A、B、C、Dは高周波成分が少ないのでイコライザ306a、306bを通じてマトリックス回路304から提供されるAC1とBD1との高周波成分を強化する。四分割光検出器302の出力A、B、C、Dは光ディスクから反射される信号以外にもノイズ成分を含んでいるので、イコライザ306a、306bはマトリックス回路304から提供されるAC1とBD1とのノイズ成分を除去する。

【0024】二進化器308a、308bはイコライザ306a、306bから提供されるAC2とBD2とを二進デジタル信号に変換するためのものであって、AC2とBD2とを二進化処理してその結果AC3とBD3とをPLL310a、310bに提供する。二進化器308a、308bを通じてイコライザ306a、30

7

6bから提供されるAC2とBD2との二進化レベル補償が遂行できる。

【0025】PLL310a, 310bは二進化器308a, 308bから提供されるAC3とBD3とに同期されたクロック信号を発生するためのことであって、クロック信号CLKとAC3/BD3とを入力して各々がAC3とBD3とに同期されたクロック信号(CLK\_\_ACとCLK\_\_BD)を位相比較器312へ出力する。

【0026】位相比較器312はPLL310a, 310bから提供されるCLK\_\_ACとCLK\_\_BDとの位相差を検出するためのものであることであって、CLK\_\_ACとCLK\_\_BDとの位相を比較してその結果AC+とBD+とをローパスフィルタ314a, 314bに提供する。ここで、AC+はCLK\_\_ACとCLK\_\_BDとの位相差信号であって、CLK\_\_ACがCLK\_\_BDより位相が先たつ時発生する信号であり、BD+はCLK\_\_ACとCLK\_\_BDとの位相差信号としてCLK\_\_BDがCLK\_\_ACより位相が先たつ時発生する信号である。

【0027】ローパスフィルタ314a, 314bは位相比較器312から提供されるAC+とBD+とを低域通過フィルタリングするためのものであることであって、第1ローパスフィルタ314aはAC+を低域通過フィルタリングしてその結果を差動増幅器316に提供し、第2ローパスフィルタ314bはBD+を低域通過フィルタリングしてその結果を差動増幅器316に提供する。

【0028】差動増幅器316はローパスフィルタ314a, 314bから提供される低域通過フィルタリングされたAC+とBD+との差信号を増幅するためのものであることであって、低域通過フィルタリングされたAC+とBD+との差信号を増幅してその結果をトラッキングエラー信号TEとして提供する。

【0029】図4は図3に示された装置の動作を示した波形図である。図4において最上側に示されたことはAC3信号の波形を示したことであり、下側へ順序の通りBD3、CLK\_\_AC、CLK\_\_BD、AC+、そしてBD+信号の波形を示したことであり、AC3の位相がBD3より先たつ場合の例を示したことであり。

【0030】図4に示されたようにレーザースポットがトラック中心から一定量外れた場合AC3とBD3とに位相差が存在され、この位相差はCLK\_\_ACとCLK\_\_BDとに反映される。ここで、AC3とBD3とに存在する位相差がクロック信号CLKの周波数ほど倍になって反映されることが分かる。

【0031】図4のタイミング図から見て、AC3に同期されたCLK\_\_ACが発生されてBD3に同期されたCLK\_\_BDが発生する。AC3とBD3との間に位相差 $\Delta t$ 値はPLL310a, 310bの出力のCLK\_\_AC及びCLK\_\_BDに反映されるのでCLK\_\_AC及びCLK\_\_BDの位相を比較すれば位相差 $\Delta t$ が検出できる。

8

【0032】従来の装置は $t_1$ 区間で位相差 $\Delta t$ を1回検出することに比べ、本発明の装置はクロック信号の周期毎に位相差 $\Delta t$ が検出できる。クロック信号としてチャンネルクロックを使用する場合、光ディスク上に記録されたビット或いはマークのサイズを問わずチャンネルクロックの周期のT毎に1回ずつ位相差 $\Delta t$ が検出できる。

【0033】分周器318は出力信号の反転が発生した区間でクロック信号CLKを分周させてPLL310a, 310bに提供するためのものである。図3に示された装置は出力信号の反転が発生した区間でトラッキングエラーサーボが不安定になる。これは出力信号の反転によりPLL310a, 310bの位相差検出範囲を外れるから発生するため、これを補償するために出力信号の反転が発生した区間でクロック信号CLKを分周させてPLL310a, 310bに提供する。

【0034】図5は本発明に係るトラッキングエラー検出装置の他実施形態の構成を示したブロック図である。図5に示された装置は四分分割光検出器502と、イコライザ506a~506dと、二進化器508a~508dと、PLL510a~510dと、位相比較器512a, 512bと、ローパスフィルタ514a~514dと、差動増幅器516a, 516bと、そして加算器518とを備える。

【0035】四分分割光検出器の出力A, B, C, Dは高周波成分が少ないのでイコライザ506a~506dを通じて四分分割光検出器502から提供されるA, B, C, Dの高周波成分を強化する。四分分割光検出器502の出力A, B, C, Dは光ディスクから反射される信号以外にもノイズ成分を含んでいるので、イコライザ506a~506dは四分分割光検出器502から提供されるA, B, C, Dのノイズ成分を除去する。

【0036】二進化器508a~508dはイコライザ506a~506dから提供される信号を二進ディジタル信号に変換するためのものであることであって、イコライザ506a~506dから提供される信号を二進化処理してその結果をPLL510a~510dに提供する。

【0037】PLL510a~510dは二進化器508a~508dから提供される信号に同期されたクロック信号を発生するためのものであることであって、クロック信号CLKと二進化器508a~508dから提供される信号を入力して各々の二進化器508a~508dから提供される信号に同期されたクロック信号を位相比較器512a, 512bへ出力する。

【0038】位相比較器512a, 512bはPLL510a~510dから提供されるCLK\_\_AとCLK\_\_B、そしてCLK\_\_CとCLK\_\_Dとの位相差を検出するためのものであることであって、位相比較器512aはCLK\_\_AとCLK\_\_Bとの位相を比較してその結果A+とB+とをローパスフィルタ514a, 514bに提供し、位

9

相比較器 512b は CLK\_C と CLK\_D との位相を比較してその結果 C+ と D+ とをローパスフィルタ 514c, 514d に提供する。

【0039】ここで、A+ は CLK\_A と CLK\_B との位相差信号であって、CLK\_A が CLK\_B より位相が先たつ時発生する信号であり、B+ は CLK\_A と CLK\_B との位相差信号であって、CLK\_B が CLK\_A より位相が先たつ時発生する信号である。又、C+ は CLK\_C と CLK\_D との位相差信号であって、CLK\_C が CLK\_D より位相が先たつ時発生する信号であり、D+ は CLK\_C と CLK\_D との位相差信号であって、CLK\_D が CLK\_C より位相が先たつ時発生する信号である。

【0040】ローパスフィルタ 514a ~ 514d は位相比較器 512a, 512b から提供される A+, B+, C+, D+ を低域通過フィルタリングするためのことであって、A+, B+, C+, D+ を低域通過フィルタリングしてその結果を差動増幅器 516a, 516b に提供する。

【0041】差動増幅器 516a, 516b はローパスフィルタ 514a ~ 514d から提供される低域通過フィルタリングされた A+ と B+, C+ と D+ との差信号を増幅するためのものである。差動増幅器 516a は低域通過フィルタリングされた A+ と B+ との差信号を増幅してその結果を加算器 518 に提供し、差動増幅器 516b は低域通過フィルタリングされた C+ と D+ との差信号を増幅してその結果を加算器 518 に提供する。

【0042】加算器 518 は差動増幅器 516a, 516b から提供される信号を加算するためのものであって、差動増幅器 516a, 516b から提供される信号を加算してその結果をトラッキングエラー信号として出力する。

【0043】図 6 は本発明に係るトラッキングエラー検出装置のさらに他の実施形態の構成を示したブロック図であって、三分割光検出器の出力を用いてトラッキングエラー信号を発生する例を示したものである。図 6 に示された装置は三分割光検出器 602 と、イコライザ 606a, 606b と、二進化器 608a, 608b と、PLL 610a, 610b と、位相比較器 612 と、ローパスフィルタ 614a, 614b と、そして差動増幅器 616 とを備える。

【0044】イコライザ 606a, 606b は三分割光検出器 602 の外側光検出器から提供される E と G 信号との高周波成分を強化してノイズ成分を除去するためのものであって、E と G とを微分処理及びノイズ除去処理してその結果を二進化器 608a, 608b に提供する。

【0045】二進化器 608a, 608b はイコライザ 606a, 606b から提供される信号を二進デジタル信号に変換するためのことであって、イコライザ 60

10

6a, 606b から提供される信号を二進化処理してその結果 E3 と G3 とを PLL 610a, 610b に提供する。

【0046】PLL 610a, 610b は二進化器 608a, 608b から提供される信号に同期されたクロック信号を発生するためのものであって、クロック信号 CLK と E3/G3 とを入力して各々が E3 と G3 とに同期されたクロック信号 CLK\_E と CLK\_G とを位相比較器 612 へ出力する。

【0047】位相比較器 612 は PLL 610a, 610b から提供される CLK\_E と CLK\_G との位相差を検出するためのものであって、CLK\_E と CLK\_G との位相を比較してその結果 E+ と G+ とをローパスフィルタ 614a, 614b に提供する。ここで、E+ は CLK\_E と CLK\_G との位相差信号であって、CLK\_E が CLK\_G より位相が先たつ時発生する信号であり、G+ は CLK\_E と CLK\_G との位相差信号であって、CLK\_G が CLK\_E より位相が先たつ時発生する信号である。

【0048】ローパスフィルタ 614a, 614b は位相比較器 612 から提供される E+ と G+ とを低域通過フィルタリングするためのものであって、E+ と G+ とを低域通過フィルタリングしてその結果を差動増幅器 616 に提供する。差動増幅器 616 はローパスフィルタ 614a, 614b から提供される低域通過フィルタリングされた E+ と G+ との差信号を増幅するためのことであって、低域通過フィルタリングされた E+ と G+ との差信号を増幅してその結果をトラッキングエラー信号として提供する。

【0049】図 7 は本発明に係るトラッキングエラー検出装置のさらに他の実施形態の構成を示したブロック図であって、三分割光検出器の出力を用いてトラッキングエラー信号を発生する例を示したものである。図 7 に示された装置は三分割光検出器 702 と、イコライザ 706a, 706b と、二進化器 708a, 708b と、位相比較器 712 と、ローパスフィルタ 714a, 714b と、そして差動増幅器 716 とを備える。

【0050】イコライザ 706a, 706b は三分割光検出器 702 の外側光検出器から提供される E と G との信号の高周波成分を強化してノイズ成分を除去するためのものであって、E と G とを微分処理及びノイズ除去処理してその結果を二進化器 708a, 708b に提供する。二進化器 708a, 708b はイコライザ 706a, 706b から提供される信号を二進デジタル信号に変換するためのものであって、イコライザ 706a, 706b から提供される信号を二進化処理してその結果 E3 と G3 とを位相比較器 712 に提供する。

【0051】位相比較器 712 はイコライザ 706a, 706b から提供される E3 と G3 との位相差を検出するためのものであって、E3 と G3 との位相を比較して

11

その結果E+とG+とをローパスフィルタ714a, 714bに提供する。ここで、E+はE3とG3との位相差信号であって、E3がG3より位相が先たつ時発生する信号であり、G+はE3とG3との位相差信号であって、G3がE3より位相が先たつ時発生する信号である。

【0052】ローパスフィルタ714a, 714bは位相比較器712から提供されるE+とG+とを低域通過フィルタリングするためのものであって、E+とG+とを低域通過フィルタリングしてその結果を差動増幅器716に提供する。差動増幅器716はローパスフィルタ714a, 714bから提供される低域通過フィルタリングされたE+とG+との差信号を増幅するためのものであって、低域通過フィルタリングされたE+とG+との差信号を増幅してその結果をトラッキングエラー信号として提供する。

【0053】図8は図3、図5乃至図7に示されたイコライザの動作特性を示したグラフである。図8において縦軸は利得を示して横軸は周波数を示す。図8に示された特性を有するイコライザは第1周波数f1から第2周波数f2以内に入力信号が位置するように特性を調節して第2周波数f2に近い周波数成分を有する高周波信号を増幅する機能を遂行する。

【0054】図9は本発明に係るトラッキングエラー検出装置により発生されたトラッキングエラー信号と従来のDPD TE方式により発生されたトラッキングエラー信号との比較結果を示したグラフである。図9において91と92とは各々従来のDPD TE方式により発生されたトラッキングエラー信号と本発明に係るトラッキングエラー検出装置により発生されたトラッキングエラー信号とを示し、後者の利得が前者のそれに比べて大きいことが分かる。

【0055】図9で区間93は出力信号の反転が発生した区間であって、本発明でのようにPLLから発生される同期化されたクロックPLLCLKで位相差を検出する場合検出範囲を超過した場合に該当する。この際は位相差検出器の入力としてPLLCLKをn分周(n=2, 3, 4, ...)して使用すれば検出範囲が増加し、93のような区間は消える。

【0056】図10は本発明に係るトラッキングエラー検出装置により発生されたトラッキングエラー信号と従来のDPD TE方式により発生されたトラッキングエラー信号とのゲイン特性を示したグラフである。図10において94と95とは各々従来のDPD TE方式により発生されたトラッキングエラー信号の利得と本発明に係るトラッキングエラー検出装置により発生されたトラッキングエラー信号の利得である。

【0057】同一条件で測定した時、本発明に係る装置

12

から発生されたトラッキングエラー信号の利得が約10倍程度高いことが分かる。図10で区間96は正常トラッキング状態で隣接トラックへジャンプする区間で従来のDPD TE方式により発生されたトラッキングエラー信号では不明確に示されるが、本発明に係るトラッキングエラー信号では大きな値で出力されることが分かる。

【0058】

【発明の効果】前述したように、本発明に係るトラッキングエラー検出装置は光ディスクに記録されたビット或いはマークのサイズに依存しないトラッキングエラー信号が発生できるのでトラッキングエラー信号の信頼性を高められる効果を有する。

【図面の簡単な説明】

【図1】従来のDPD TE方式によるトラッキングエラー検出装置の構成を示したブロック図である。

【図2】図1に示された装置の動作を示した波形図である。

【図3】本発明に係るトラッキングエラー検出装置の構成を示したブロック図である。

【図4】図3に示された装置の動作を示した波形図である。

【図5】本発明に係るトラッキングエラー検出装置の他の実施形態の構成を示したブロック図である。

【図6】本発明に係るトラッキングエラー検出装置のさらに他の実施形態の構成を示したブロック図である。

【図7】本発明に係るトラッキングエラー検出装置のさらに他の実施形態の構成を示したブロック図である。

【図8】図3、図5乃至図7に示されたイコライザの動作特性を示したグラフである。

【図9】本発明に係るトラッキングエラー検出装置により発生されたトラッキングエラー信号と従来のDPD TE方式により発生されたトラッキングエラー信号との比較結果を示したグラフである。

【図10】本発明に係るトラッキングエラー検出装置により発生されたトラッキングエラー信号と従来のDPD TE方式により発生されたトラッキングエラー信号とのゲイン特性を示したグラフである。

【符号の説明】

302 四分割光検出器

304 マトリックス回路

306a, 306b イコライザ

308a, 308b 二進化器

310a, 310b PLL

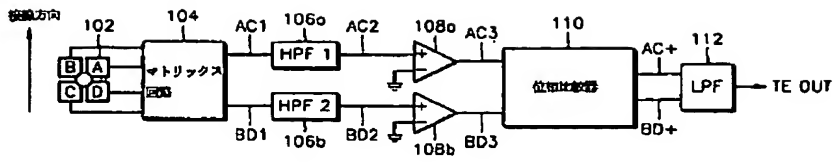
312 位相比較器

314a, 314b 第1, 2ローパスフィルタ

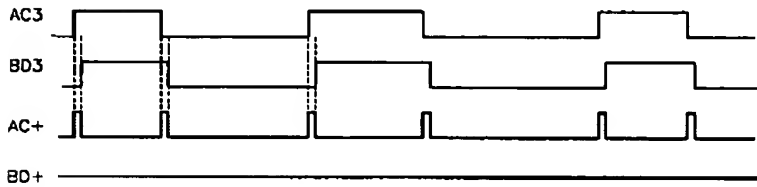
316 差動増幅器

318 分周器

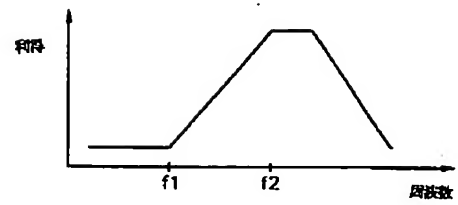
【図1】



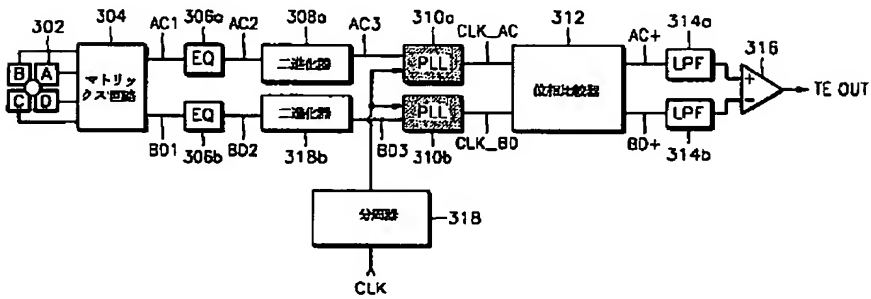
【図2】



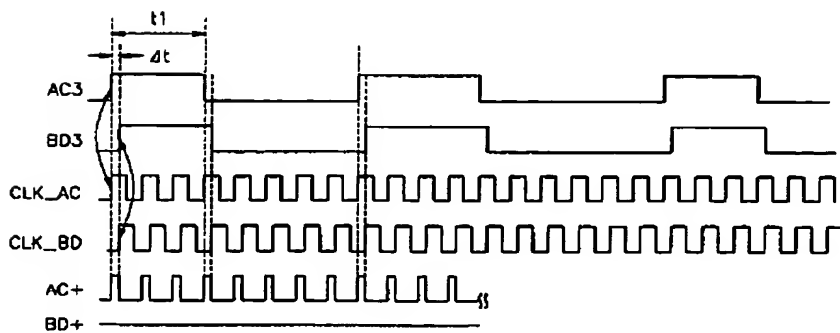
【図8】



【図3】

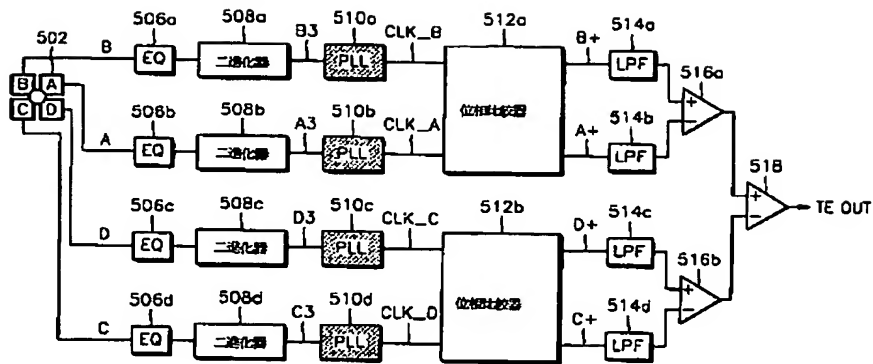


【図4】

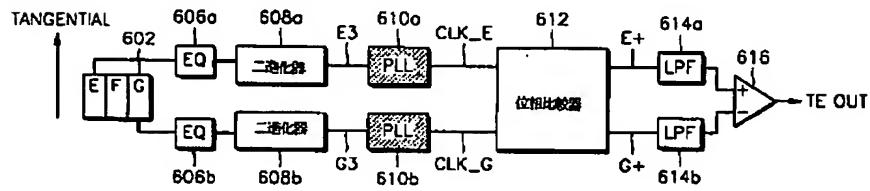




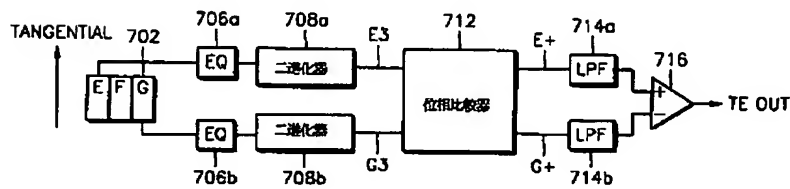
【図5】



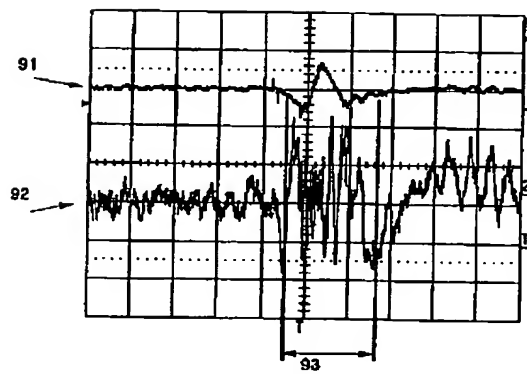
【図6】



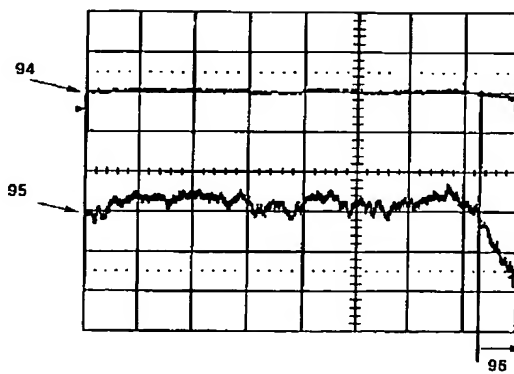
【図7】



【図9】



【図10】



フロントページの続き

(72)発明者 徐 仲彦

大韓民国京畿道儀旺市内▲ソン▼2洞633  
番地大字アパート7棟108号

(72)発明者 沈 載晟

大韓民国ソウル特別市広津区紫陽1洞229  
-24番地